



(19) 대한민국특허청(KR)

(12) 공개특허공보(A)

(51) Int. Cl. ⁶

H04B 7 /02

(11) 공개번호

특1998-079852

(43) 공개일자

1998년11월25일

(21) 출원번호

특1998-007008

(22) 출원일자

1998년03월04일

(30) 우선권주장

97-48685 1997년03월04일 일본(JP)

(71) 출원인

닛폰 덴키 주식회사 가네코 히사시

(72) 발명자

일본 도쿄도 미나토구 시바 5-7-1

이치하라 마사키

(74) 대리인

일본 도쿄도 미나토구 시바 5-7-1 닛폰 덴키(주) 내
이병호, 최달용

심사청구 : 있음

(54) 다이버시티 회로

RECEIVED

JUL 30 2002

Technology Center 2600

요약

두 개의 안테나에 의해 수신된 고주파 신호를 두 개의 증폭기로 각각 증폭한다. 두 개의 신호 중 제 2 안테나에 의해 수신된 고주파 신호를 지연 회로를 통해 지연 시간 T 만큼 지연시킨다. 상기 지연 회로로부터의 출력과 제 1 안테나에 접속된 제 1 증폭기로부터의 출력을 합성기를 이용해서 합성한다. 이 스테이지로부터 이어지는 스테이지들에 이르기까지, 공유 수신기는 합성된 신호의 주파수를 기저 대역 신호의 주파수로 낮추며 이 신호는 공유 A/D 변환기에 의해 디지털 신호로 변환된다. 이 디지털 신호를 레이크 수신기로 복조하고 그 복조된 결과를 복호기로 복호하여 전송된 데이터를 재생한다.

대표도

도1

명세서

도면의 간단한 설명

도 1은 본 발명의 제 1 실시예에 대한 블록도.

도 2는 종래의 다이버시티 시스템에 대한 블록도.

도 3은 지연 프로필을 나타내는 차트.

RECEIVED

SEP 11 2002

Technology Center 2600

도 4는 본 발명에 따른 레이크 수신기에 대한 블록도.

도 5는 본 발명의 제 2 실시예에 대한 블록도.

도 6은 본 발명에 제 3 실시예에 대한 블록도.

도면의 주요 부분에 대한 부호의 설명

101, 102 : 안테나	103, 104 : 증폭기
106 : 합성기	107 : 수신기
108 : A/D 변환기	109 : 레이크 수신기
110 : 복호기	

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 다이버시티 회로에 관하며, 상세히 설명하면 예를 들어 부호 분할 다중 액세스(CDMA)와 같은 확산 스펙트럼 시스템을 적용하는 무선 통신 시스템의 안테나 다이버시티용 다이버시티 회로에 관한다.

종래의 합성 다이버시티 회로에서는, 각각의 다이버시티 경로에 일련의 안테나, 수신기, 및 복조기가 필요하다. 각각의 다이버시티 경로로부터의 신호는 최대 비 합성 기술(maximal ratio combining technique)을 사용해서 처리하는 신호의 최종 스테이지에서 합성되며, 최종적으로는 각각의 다이버시티 경로로부터의 신호는 하나의 합성 신호로 합성된다.

도 2는 종래의 회로의 예를 도시한다. 도 2는 안테나 합성 다이버시티 회로의 전형적인 예이다. 두 개의 안테나(201, 202) 각각으로부터 수신된 신호는 수신기(203, 204)에 의해 기저 대역 신호로 각각 복조된다. 수신기(203, 204)에서 복조된 출력은 A/D 변환기(205, 206)에 의해 디지털 신호로 각각 복조된다. 디지털 변환된 신호들은 디지털 복조기(207, 208)에 의해 각각 복조되고 최종적으로 두 개의 복조된 신호는 합성기(209)에 의해 가산되거나 합성된다. 합성기(209)로부터의 출력은 복조기(210)에 의해 복조되어 전송된 데이터를 재생한다.

종래의 듀얼 브랜치(dual branches)를 갖는 합성 다이버시티 회로에서, 두 개의 다이버시티 경로 각각에는 일련의 안테나, 수신기, A/D 변환기, 및 디지털 복조기가 필요한데 이것은 다이버시티를 적용하지 않는 경우에 비해 회로 규모가 두 배가 된다. 회로 규모의 증가는 당연히 전력 소모, 비용, 및 장치의 크기를 증가시키고 이것은 예를 들어 휴대용 전화기용 다이버시티 회로를 사용하는 것을 어렵게 한다.

발명이 이루고자하는 기술적 과제

그러므로 본 발명의 목적은 회로의 규모가 감소되고 이에 의해 장치의 크기, 전력 소모, 및 비용이 감소될 수 있는 다이버시티 회로를 제공하는 것이다.

상기 목적 및 다른 목적을 달성하기 위해, 본 발명에 따른 확산 스펙트럼 변조파 신호(spread spectrum modulated wave signal)를 수신하는 다이버시티 회로는 복수의 안테나와, 상기 복수의 안테나가 수신하는 복수의 고주파 신호(radio-frequency signal)에 상이한 시간 지연을 각각 제공하는 복수의 지연 회로와, 복수의 지연 회로의 출력을 가산하는 합성 수단과, 합성 수단으로부터의 출력을 복조하는 복조 수단과, 복조 수단에 의해 복조된 결과를 디지털 신호로 변환시키는 A/D 변환기, 및 A/D 변환기로부터 복호기에 이르기까지의 신호를 처리하는 디지털 신호 처리 수단을 포함한다.

상술한 다이버시티 회로에서, 복수의 안테나가 수신한 신호들은 복수의 증폭기에 의해 증폭되고 그 후 지연 회로를 통과하거나 또는 주파수 변환 수단에 의해 중간 주파수의 신호로 더 변환되고, 지연 회로를 통과하고, 그 후 합성되고 복조된다.

또한, 안테나가 두 개인 경우에는 지연 회로가 하나만 필요하며, 하나의 안테나가 수신한 고주파 신호가 처리되지 않고 다른 하나의 안테나가 수신한 신호만이 지연 회로에 의해 지연되어 그 후 두 신호가 합성되는 식으로 다이버시티 회로가 형성될 수 있다.

또한, 다이버시티 회로에서, 디지털 신호 처리 수단은 상이한 지연 시간을 갖는 각각의 신호에 역 확산 부호(de-spreading codes)를 제공하고 그 결과를 합성하고 합성된 결과를 복조 수단으로 복호하는 레이크 수신 시스템(Rake reception system)을 적용할 수 있다.

바람직한 것은 지연 회로들에서의 지연 시간의 차가 개별적인 전송 경로 상에서 생성된 다중 경로에 의해 전송 시간에서의 차보다 훨씬 더 크게 되는 것이다.

본 발명에 따른 확산 스펙트럼 통신 시스템에서, 시간 대역에 맞게 이동된 신호들 사이의 상관(correlation)이 더 낮아지게 되고 확산 코드를 적절하게 선택함으로써 역 확산 부호화하는 것이 가능하다. 그러므로, 시간 대역에 맞게 이동된 신호들은 상이한 통신 라인을 통과한 신호들로서 인식될 수 있어서 그대로 분리될 수 있다. 본 발명은 위에서 언급한 이론을 개척한 것이다.

발명의 구성 및 작용

이후 본 발명을 첨부된 도면을 참조하여 서술한다.

본 발명에 따른 시스템에서 두 개의 안테나가 수신한 신호들 중 한 신호가 지연 회로에 의해 다른 한 신호와 관련해서 시간 대역에 맞게 이동되고, 이 시간 이동된 신호(time-shifted signal)와 시간 이동되지 않은 신호(non-time-shifted signal)는 수신기의 초기 스테이지에서 합성기에 의해 가산되거나 합성된다. 합성된 후에 두 신호는 공유 복조기(shared demodulator) 및 A/D 변환기를 통과하고 그런 다음 레이크 수신기로 들어가서 신호들은 복조된다. 이 방법에서, 본 발명은 다이버시티 시스템에서의 복조기 및 A/D 변환기의 수를 2에서 1로 줄일 수 있고 이에 의해 회로 규모는 감소된다.

도 1은 본 발명의 제 1 실시예에 대한 블록도이다. 안테나(101, 102)에서 수신한 고주파 신호를 증폭기(103, 104)로 증폭한다. 두 신호 중 안테나(102)가 수신한 신호만을 지연 회로(105)를 통해 지연 시간 T 만큼 지연시킨다(이후로 이 루트를 경로 B라 칭함). 지연 회로(105)는 예를 들어 적절한 지연을 달성하기 위해 부가적인 라인 길이로서 실행될 수 있다. 지연 회로(105)로부터의 출력과 증폭기(103)으로부터의 출력(이후로 이 루트를 경로 A라 칭함)은 합성기(106)에서 합성된다. 이 스테이지에서부터 이어지는 스테이지 쪽으로 공유 수신기(107)는 합성된 신호의 주파수를 기저 대역 신호의 주파수로 낮추며, 이 신호는 A/D 변환기(108)에 의해 디지털 신호로 변환된다. 레이크 수신기(109)는 디지털 신호를 복조시키고 복호기(110)는 복조된 결과를 복호하여 전송된 신호를 재생한다. 레이크 수신기는 본 명세서에 참고 문헌으로서 병합되어 있고 Andrew J. Viterbi 에 의해 1995년 6월에 출간된 CDMA - 확산 스펙트럼 통신의 원리의 4.4 절에 상세히 설명되어 있다.

본 발명에 따른 레이크 수신기(109)는 예를 들어 도 4에 도시된 바와 같은 구성을 취한다. 탐색 상관기(search correlator)(408)는 역 확산 부호 발생기(407)가 발생하는 역 확산 부호의 위상을 점진적으로 이동시켜 입력 신호와 역

확산 부호 사이의 상관을 산출한다. 결과적으로, 지연 프로파일(delay profile)(역 확산 코드와 관련해서 지연 시간에 대한 상관 값을 도시하는 그래프)은 도 3에 도시된 바와 같이 얻어진다. 도 3에서 그룹 A는 경로 A를 통해 수신된 신호를 나타내고 그룹 B는 경로 B를 통해 수신된 신호를 나타낸다. 그룹 A의 피크 2, 3은 피크 1의 전송 라인 상에서 다중 경로에 의해 생성되는 지연 성분이며, 그룹 B의 피크 5, 6은 피크 4의 전송 라인 상에서 다중 경로에 의해 생성되는 지연 성분이다. 그룹 B는 지연 회로(105)에 의해 그룹 A로 시간 T만큼 지연된다. 그룹 A와 그룹 B가 겹치지 않을 정도로 T의 값이 충분히 크면, 그룹들의 피크는 t_1, t_2, \dots, t_6 의 지연 시간을 갖는 개별적인 성분으로서 분리될 수 있다. 역 확산 부호의 지연이 핑거 수신기(finger receiver)(411, ..., 416)에 입력됨에 따라 탐색 상관기(408)는 t_1, t_2, \dots, t_6 의 지연 시간을 지연 회로(401, ..., 406)에 설정한다. 핑거 수신기(411, ..., 416)는 시간 지연 t_1, t_2, \dots, t_6 에서 피크 레벨의 상관값을 산출하며 이 상관값은 각각의 입력 신호에 포함된다. 합성기(409)는 산출된 상관값에 가중치를 부여하고 이에 의해 최대 비 합성(Maximal Ratio Combining)을 실행한다.

이 방법으로 두 경로 A 및 B의 신호는 두 개의 다이버시티를 갖는 종래의 합성 다이버시티 회로에 등가적으로 최대 피크 비 합성된 후 복호기(110)에 의해 복호된다.

도 5는 도 1에 도시된 제 1 실시예와 상이한 제 2 실시예를 도시하며, 그러나 이것은 지연 회로(510)가 혼합기(508)위 뒤에 위치한다는 것만 다를 뿐 이론적으로는 도 1과 동일하다. 이 경우에, 혼합기(또는 주파수 변환기)(508, 509) 및 필터(505, 506)의 경로에 제공되며, 회전 가능한 로컬 발진기(507)가 혼합기(508, 509)에 대한 입력으로서 제공된다. 처리 소자(512)는 필터링, 증폭, 및 자동 이득 제어(AGC)를 행한다. 제 2 실시예에서, 지연 회로(510)는 SAW 장치를 사용해서 더 쉽게 구성될 수 있으며 이것은 이점을 제공한다. 그래서, 제 1 실시예에서 사용한 것 보다 크기가 더 작은 지연 회로를 실현할 수 있다.

도 6은 본 발명의 제 3 실시예를 나타낸다. 제 3 실시예는 제 2 실시예와 유사하지만 SAW 필터(510, 520)로 도시된 지연 회로가 각각의 경로에 제공된 것은 상이하다. 제 3 실시예에서 SAW(510, 520)에서의 지연 차는 도 3에 도시된 것과 유사한 지연 프로파일 실현될 수 있을 정도이다. 즉, SAW 필터(510)는 SAW 필터(520)과는 상이한 지연을 갖는다.

위에서 언급한 바와 같이, 본 발명은 복수의 안테나를 사용하는 합성 다이버시티 회로의 규모를 감소시키며 장치의 크기, 전력 소모, 및 비용을 줄일 수 있다.

또한, 본 발명을 복수의 안테나에 의해 수신되는 확산 스펙트럼 변조파와 관련해서 서술하였으나 예를 들어 극성 다이버시티(polarization diversity) 또는 주파수 다이버시티와 같은 다른 형태의 다이버시티 수신이 본 발명의 기술 내에서 사용될 수 있다. 주파수 다이버시티가 사용되면 각각의 다이버시티 경로에 개별적인 로컬 발진기를 제공할 필요가 있다(예를 들어 도 5에서 로컬 발진기(507)는 혼합기(508, 509)에 각각 제공된 두 개의 로컬 발진기로 대체될 수 있다).

발명의 효과

여기에서는 양호한 실시예를 서술하였으나 서술된 실시예를 본 발명의 기술에 따라 첨부된 청구 범위에 기재된 바와 같은 본 발명의 범주를 벗어남이 없이 당 분야에 익숙한 기술인 들이 변형할 수 있다는 것은 자명하다. 예를 들어 적응성 디지털 필터와 같은 다른 형태의 레이크 필터를 본 발명의 기술 내에서 유지하는 동안 사용할 수 있다. 또한, 위에서 언급한 실시예를 각각의 경로에 제공된 안테나와 관련해서 도시하였으나 당 분야에 익숙한 기술인은 본 발명이 입력 신호를 수신하고 안테나의 개별적인 출력 포트 상에 개별적인 다이버시티 신호(예를 들어 주파수 또는 극성 다이버시티 신호)를 제공하는 하나의 안테나로서 실행될 수도 있다는 것을 인식할 것이다.

(57) 청구의 범위

청구항 1. 확산 스펙트럼 변조 파 신호를 수신하는 다이버시티 회로에 있어서, 복수의 안테나; 상기 복수의 안테나기

수신한 고주파 신호의 주파수에 각각 상이한 지연 시간을 제공하도록 구성되는 복수의 지연 회로; 상기 복수의 지연 회로의 출력을 가산하여 합성된 출력을 제공하도록 구성된 합성기; 상기 합성된 출력을 복조하고 복조된 출력을 제공하도록 결합되어 있는 복조기; 및 복호화된 출력을 제공하기 위해 상기 복조된 출력을 처리하도록 구성되는 디지털 신호 처리기를 포함하는 다이버시티 회로.

청구항 2. 제 1 항에 있어서, 상기 복수의 안테나가 수신한 신호는 복수의 증폭기에 의해 각각 증폭되어 그 후 지연 회로를 각각 통과하는 다이버시티 회로.

청구항 3. 제 1 항에 있어서, 상기 복수의 안테나가 수신한 신호는 복수의 증폭기에 의해 각각 증폭되고, 그 후 복수의 주파수 변환기에 의해 중간 주파수의 신호로 각각 변환되고, 상이한 지연 시간을 갖는 지연 회로를 각각 통과한 후, 합성되고 복조되는 다이버시티 회로.

청구항 4. 제 1 항에 있어서, 상기 복수의 안테나에 대응하는 수는 2이고, 하나의 안테나가 수신하는 고주파 신호는 지연되지 않고 다른 안테나가 수신하는 신호만이 다른 안테나의 대응하는 지연 회로에 의해 지연되며 그 후 두 신호가 합성되는 다이버시티 회로.

청구항 5. 제 2 항에 있어서, 상기 복수의 안테나에 대응하는 수는 2이고, 하나의 안테나가 수신하는 고주파 신호는 지연되지 않고 다른 안테나가 수신하는 신호만이 다른 안테나의 대응하는 지연 회로에 의해 지연되며 그 후 두 신호가 합성되는 다이버시티 회로.

청구항 6. 제 3 항에 있어서, 상기 복수의 안테나에 대응하는 수는 2이고, 하나의 안테나가 수신하는 고주파 신호는 지연되지 않고 다른 안테나가 수신하는 신호만이 다른 안테나의 대응하는 지연 회로에 의해 지연되며 그 후 두 신호가 합성되는 다이버시티 회로.

청구항 7. 제 1 항에 있어서, 상기 디지털 신호 처리기는 상이한 지연 시간을 갖는 신호 각각에 역 확산 부호를 제공하고 그 결과를 합성하는 레이크 수신 시스템을 적용하며, 상기 합성된 결과는 복호기에 의해 복호화되는 다이버시티 회로.

청구항 8. 제 2 항에 있어서, 상기 디지털 신호 처리기는 상이한 지연 시간을 갖는 신호 각각에 역 확산 부호를 제공하고 그 결과를 합성하는 레이크 수신 시스템을 적용하며, 상기 합성된 결과는 복호기에 의해 복호화되는 다이버시티 회로.

청구항 9. 제 3 항에 있어서, 상기 디지털 신호 처리기는 상이한 지연 시간을 갖는 신호 각각에 역 확산 부호를 제공하고 그 결과를 합성하는 레이크 수신 시스템을 적용하며, 상기 합성된 결과는 복호기에 의해 복호화되는 다이버시티 회로.

청구항 10. 제 4 항에 있어서, 상기 디지털 신호 처리기는 상이한 지연 시간을 갖는 신호 각각에 역 확산 부호를 제공하고 그 결과를 합성하는 레이크 수신 시스템을 적용하며, 상기 합성된 결과는 복호기에 의해 복호화되는 다이버시티 회로.

청구항 11. 제 5 항에 있어서, 상기 디지털 신호 처리기는 상이한 지연 시간을 갖는 신호 각각에 역 확산 부호를 제공하고 그 결과를 합성하는 레이크 수신 시스템을 적용하며, 상기 합성된 결과는 복호기에 의해 복호화되는 다이버시티 회로.

청구항 12. 제 6 항에 있어서, 상기 디지털 신호 처리기는 상이한 지연 시간을 갖는 신호 각각에 역 확산 부호를 제

공하고 그 결과를 합성하는 레이크 수신 시스템을 적용하며, 상기 합성된 결과는 복호기에 의해 복호화되는 다이버시티 회로.

청구항 13. 제 7 항에 있어서, 상기 디지털 신호 처리기는 상이한 지연 시간을 갖는 신호 각각에 역 확산 부호를 제공하고 그 결과를 합성하는 레이크 수신 시스템을 적용하며, 상기 합성된 결과는 복호기에 의해 복호화되는 다이버시티 회로.

청구항 14. 제 1 항에 있어서, 상기 복수의 지연 회로의 시간 지연 차는 전송 라인 상에서 생성된 다중 경로에 의한 전송 시간의 차이 보다 충분히 크게 되는 다이버시티 회로.

청구항 15. 제 1 항에 있어서, 상기 복조기가 출력하는 복조된 신호를 디지털 신호로 변환시키도록 구성되는 A/D 변환기를 더 포함하여 상기 디지털 신호는 디지털 신호 처리기로 제공되는 다이버시티 회로.

청구항 16. 제 2 항에 있어서, 상기 복수의 지연 회로의 시간 지연 차는 전송 라인 상에서 생성된 다중 경로에 의한 전송 시간의 차이 보다 충분히 크게 되는 다이버시티 회로.

청구항 17. 다이버시티 회로에 있어서, 고주파 신호를 수신하여 제 1 수신된 신호를 출력하도록 구성되는 제 1 안테나; 고주파 신호를 수신하여 제 2 수신된 신호를 출력하도록 구성되는 제 2 안테나; 상기 제 2 수신된 신호를 지연시켜 지연된 신호를 그 결과로서 제공하도록 구성되는 지연 회로; 상기 제 1 수신된 신호를 상기 지연된 신호에 가산하여 합성 신호를 그 결과로서 제공하도록 구성되는 합성기; 상기 합성 신호를 복조하여 복조된 신호를 그 결과로서 제공하도록 구성되는 복조기; 및 복호화된 출력을 제공하기 위해 상기 복조된 신호를 처리하도록 구성되는 디지털 신호 처리기를 포함하는 다이버시티 회로.

청구항 18. 제 17 항에 있어서, 상기 제 1 안테나는 제 1 주파수 범위에서 동조되고 상기 제 2 안테나는 제 2 주파수 범위에서 동조되는 다이버시티 회로.

청구항 19. 제 17 항에 있어서, 상기 제 1 안테나는 제 1 극성을 갖는 신호를 수신하도록 구성되고 상기 제 2 안테나는 제 2 극성을 갖는 신호를 수신하도록 구성되는 다이버시티 회로.

청구항 20. 제 17 항에 있어서, 상기 복조기가 출력하는 복조된 신호를 디지털 신호로 변환시키도록 구성되는 A/D 변환기를 더 포함하여 상기 디지털 신호는 디지털 신호 처리기로 제공되는 다이버시티 회로.

청구항 21. 다이버시티 회로에 있어서, 고주파 신호를 수신하여 제 1 수신된 신호를 출력하도록 구성되는 제 1 안테나; 고주파 신호를 수신하여 제 2 수신된 신호를 출력하도록 구성되는 제 2 안테나; 상기 제 2 수신된 신호를 지연시켜 지연된 신호를 그 결과로서 제공하도록 구성되는 지연 회로; 상기 제 1 수신된 신호와 상기 지연된 신호를 합성하여 합성 신호를 그 결과로서 제공하도록 구성되는 합성기; 및 상기 합성 신호를 처리하도록 구성되는 처리기를 포함하는 다이버시티 회로.

청구항 22. 제 21 항에 있어서, 상기 제 1 안테나는 제 1 주파수 범위에서 동조되고 상기 제 2 안테나는 제 2 주파수 범위에서 동조되는 다이버시티 회로.

청구항 23. 다이버시티 회로에 있어서, 고주파 신호를 수신하여 제 1 수신된 신호를 제공하도록 구성되는 제 1 안테나; 고주파 신호를 수신하여 제 2 수신된 신호를 제공하도록 구성되는 제 2 안테나; 상기 제 1 수신된 신호를 수신하여 이 제 1 수신된 신호를 제 1 중간 주파수 신호로 다운 변환시키도록 결합되어 있는 제 1 혼합기; 상기 제 2 수신된 신호를 수신하여 이 제 2 수신된 신호를 제 2 중간 주파수 신호로 다운 변환시키도록 결합되어 있는 제 2 혼합기; 상기 제 2

중간 신호를 지연시켜 지연된 신호를 그 결과로서 제공하도록 구성되는 지연 회로; 상기 제 1 중간 주파수 신호와 상기 지연된 신호를 합성하여 합성 신호를 그 결과로서 제공하도록 구성되는 합성기; 및 상기 합성 신호를 처리하도록 구성되는 처리기를 포함하는 다이버시티 회로.

청구항 24. 제 23 항에 있어서, 상기 제 1 및 제 2 혼합기에 결합되어 있는 로컬 발진기를 더 포함하며, 상기 로컬 발진기는 상기 제 1 및 제 2 혼합기에 의해 사용되는 실질적으로 일정한 주파수 신호를 제공하며 상기 제 1 및 제 2 수신된 신호의 다운 변환을 각각 실행하는 다이버시티 회로.

청구항 25. 다이버시티 회로에 있어서, 고주파 신호를 수신하여 제 1 출력 포트에 제 1 다이버시티 신호를 출력하고 제 2 출력 포트에 제 2 다이버시티 신호를 출력하도록 구성되는 안테나; 상기 제 2 다이버시티 신호를 지연시키고 지연된 신호를 그 결과로서 제공하도록 구성되는 지연 회로; 상기 제 1 다이버시티 신호와 상기 지연된 신호를 합성하고 합성 신호를 그 결과로서 제공하도록 구성되는 합성기; 및 상기 합성 신호를 처리하도록 구성되는 처리기를 포함하는 다이버시티 회로.

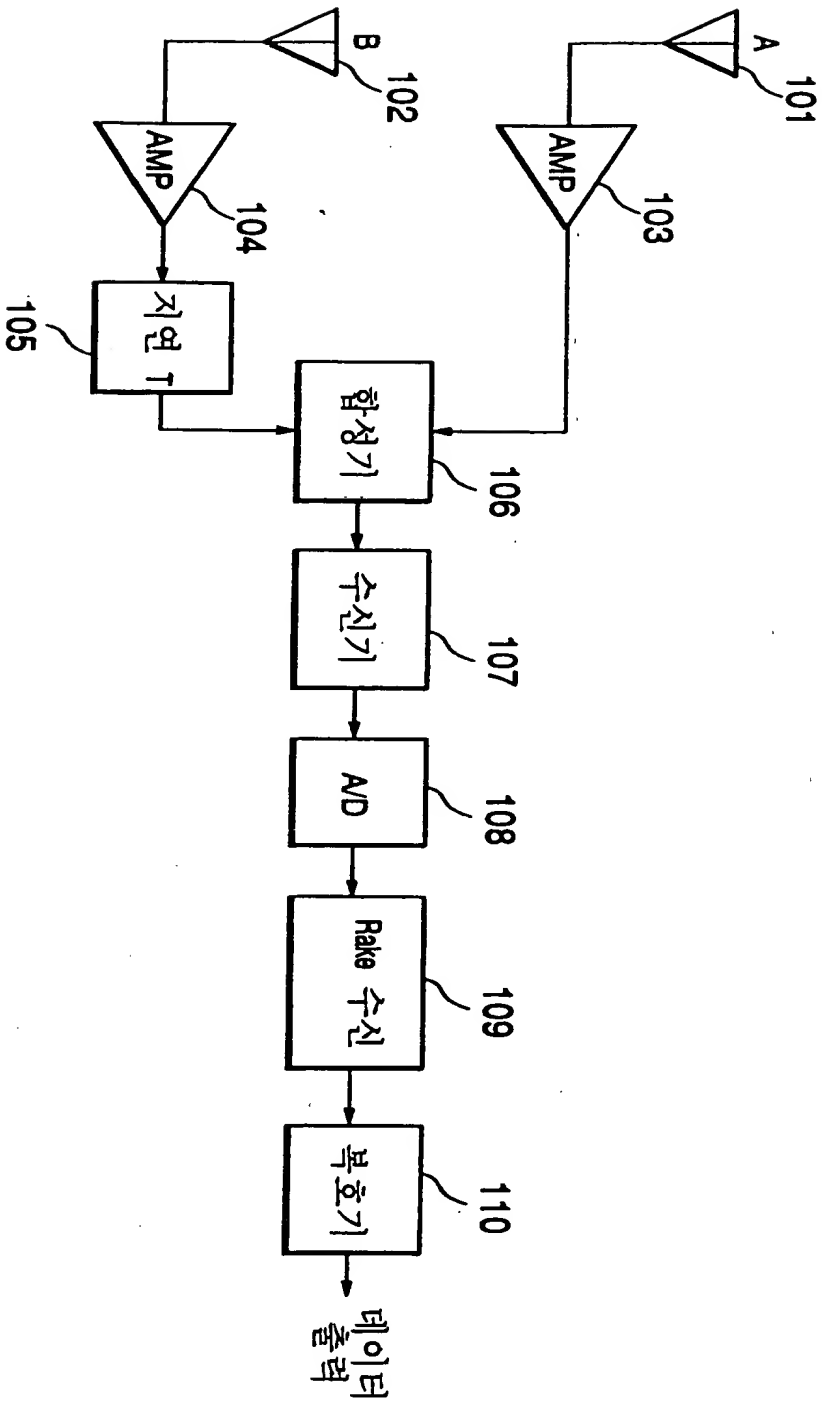
청구항 26. 제 25 항에 있어서, 상기 제 1 및 제 2 다이버시티 신호는 극성 및 주파수 다이버시티 신호 중 하나인 다이버시티 회로.

청구항 27. 다이버시티 합성 방법에 있어서, 제 1 고주파 신호를 제 1 다이버시티 경로 상에서 수신하는 단계; 제 2 고주파 신호를 제 2 다이버시티 경로 상에서 수신하는 단계; 상기 제 2 고주파 신호를 제 2 다이버시티 경로 상에서 지연시키고 지연된 신호를 그 결과로서 제공하는 단계; 상기 제 1 고주파 신호와 상기 지연된 신호를 합성하여 신호 경로 상에서 합성 신호를 그 결과로서 제공하는 단계; 및 상기 신호 경로 상에서 상기 합성 신호의 복조 및 복호화를 실행하는 단계를 포함하는 다이버시티 합성 방법.

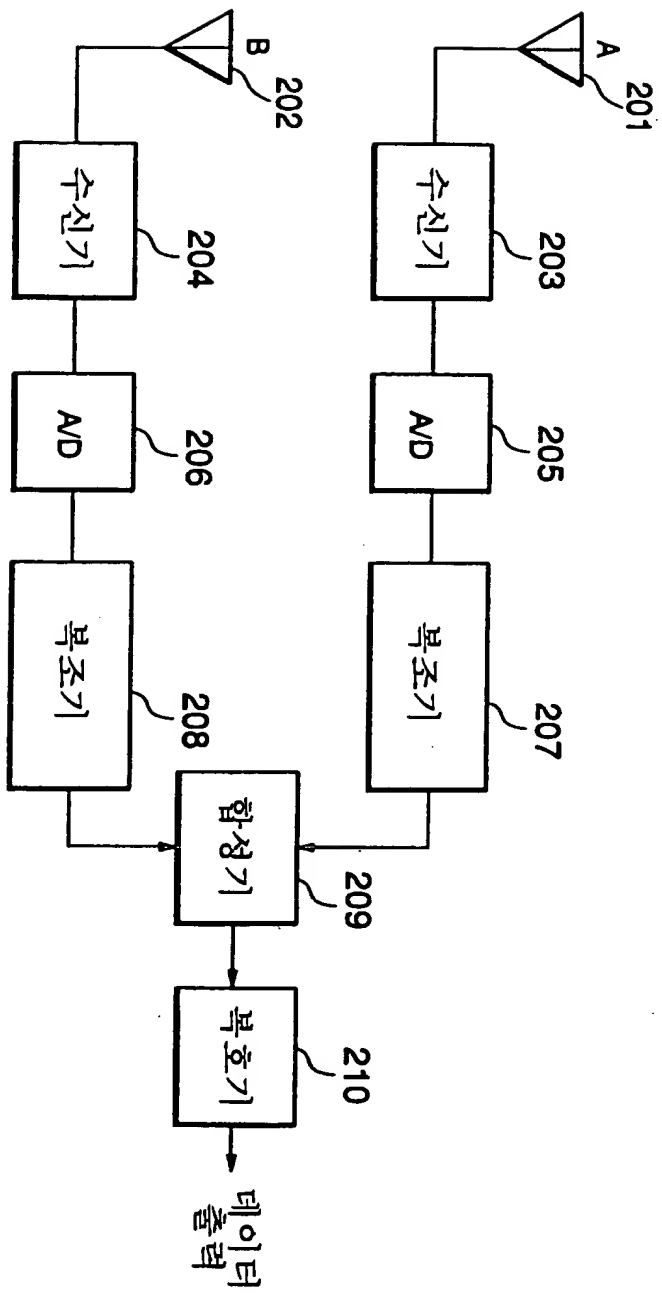
청구항 28. 제 27 항에 있어서, 상기 신호 경로 상에서 복호화를 실행하기 전에 상기 신호 경로 상에서 상기 합성 신호의 A/D 변환을 실행하는 단계를 더 포함하는 다이버시티 합성 방법.

도면

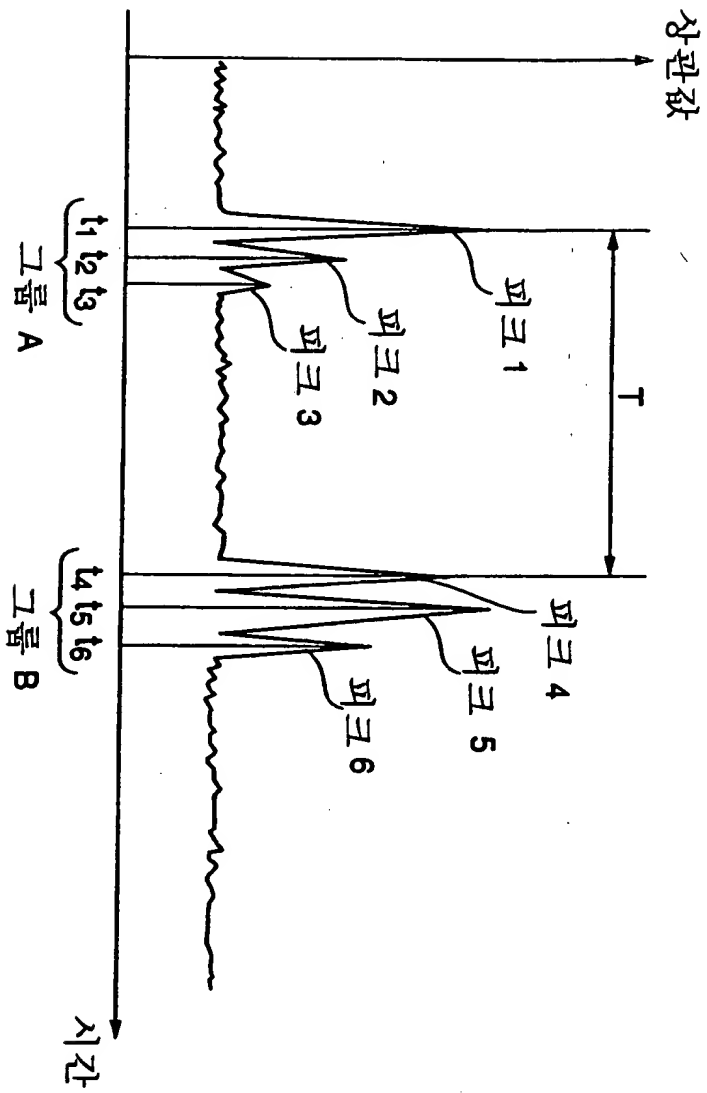
도면1



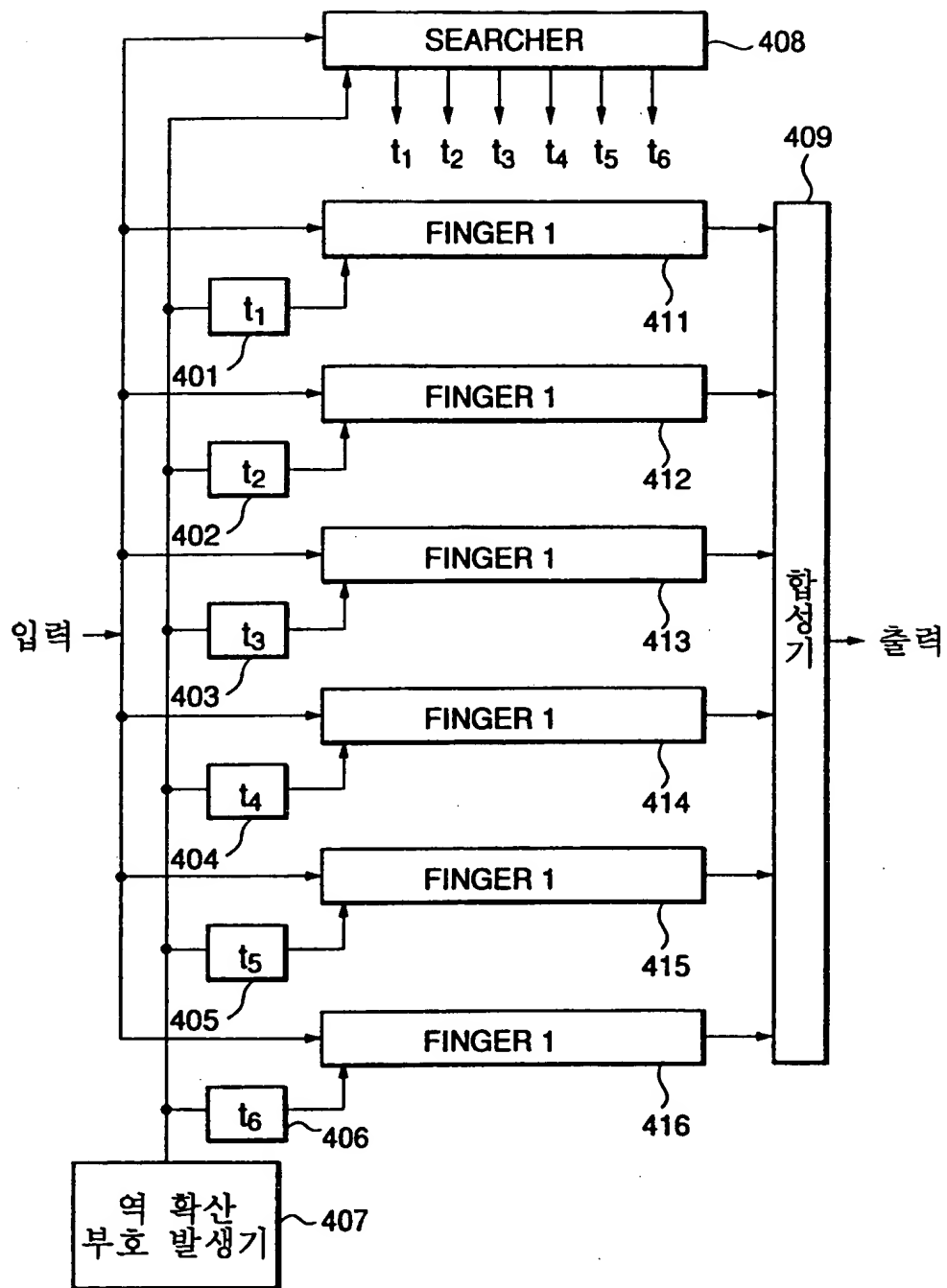
도면 2



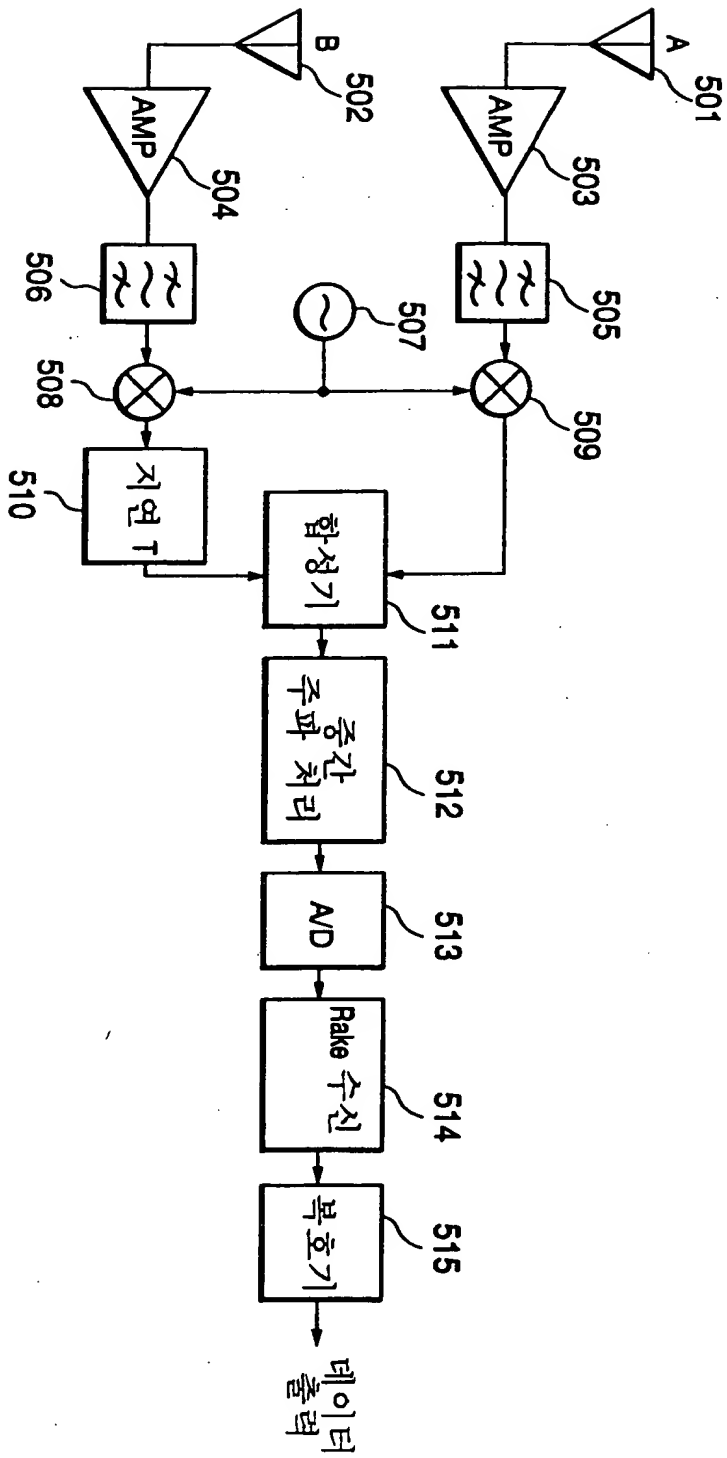
도면 3



도 4



도면5



도면6

